

仕様書 No.0100101

# CoaXpress カメラ側 IP コア リファレンスデザインガイド

検印	作成

## 目次

1.	適用	3
2.	ファイル構成	4
3.	仕様	5
4.	動作手順	13
5.	参考文献	25
6.	改定履歴	26

## 1. 適用

この仕様書は、デマンドクリエーション株式会社製 CoaXpress 送信側 IP コアを使用したリファレンスデザインについて記載されたものである。

- ・使用ボード – ザイリンクス社製 KC705, デマンドクリエーション社製 FMC-CXP 基板
- ・使用ツール – Vivado2017.4
- ・動作確認済みフレームグラバ – アバールデータ社製 APX-3664, Euresys CoaXlink CXP-12 等

## 2. ファイル構成

- ハードウェア用ファイル
  - ① `project_1 ¥ new ¥exp_top.vhd`
    - トップ HDL ファイル。CXP-IP コアや MicroBlaze デザインをインスタンスしているほか、データパターン生成回路を含んでいる。また、このフォルダにはトランシーバー関係のデザイン HDL ファイルも含まれている。
  - ② `project_1 ¥ ipcore` フォルダ
    - CXP カメラ側 IP コア本体
  - ③ `project_1 ¥ project_1.srcs¥constrs_1¥KC705.xdc`
    - デザイン制約ファイル。動作周波数制約やピン配置制約が記述されている。
  - ④ `project_1 ¥ project_1.xpr`
    - Vivado プロジェクトファイル。
  - ⑤ `project_1 ¥ project_1.srcs¥sources_1¥bd¥design_1¥design_1.bd`
    - MicroBlaze ブロックデザイン。
- ソフトウェア用ファイル
  - ① `project_1 ¥ project_1.sdk ¥exp_demo¥src¥exp_main.c`
    - CXP カメラメインプログラム。CXP カメラの動作が記述されている。
  - ② `project_1 ¥ project_1.sdk ¥exp_demo¥src¥xml.h`
    - CXP カメラ用 xml データおよび各種定数宣言。CXP カメラの xml ファイルの情報および zip 圧縮したバイナリデータが格納されている。
  - ③ `project_1 ¥ project_1.sdk` フォルダ
    - SDK 用ワークスペース
  - ④ `genicam¥DemancCreation_L4_Rev1_1.xml`
    - GenIcam 準拠カメラ定義 XML ファイル。このファイルを zip 圧縮したデータが上記 xml.h 内に格納されている。

### 3. 仕様

デマンドクリエイション社製 CXP-IP コアを使用し、パターンデータを画像として出力するカメラとして動作するリファレンスデザインとなっている。

#### ・サポートしている機能

- － リンク速度の変更が可能。1.25Gbps, 2.5Gbps, 3.125Gbps, 5Gbps, 6.25Gbps, 10Gbps, 12.5Gbps を動的に変更可能。
- － レーン数の変更が可能。1, 2, 4 レーンを動的に変更可能。
- － 画像サイズの変更が可能。最大サイズは 16Mbyte (8bit mono で 4096x4096) まで可能。CXP カメラレジスタへの設定で横は 16 ピクセル単位、縦は 1 ライン単位で変更できる。最小画像サイズは IP コアデータシートを参照のこと。また、フレームレートをあげすぎるとフレームグラバが動作しない場合があるので注意する。
- － 8bit モノクロ、10bit モノクロ、16bit モノクロの 3 つのテスト画像生成が可能。(KC705 ではタイミングが厳しいため 8bit モノクロのみに制限)
- － フリーランもしくはトリガーモードが選択可能。フリーランモードでは現在の CXP 転送レートで転送できる最大のフレームレート、もしくは、指定したフレームレートで送信する。トリガーモードではトリガごとに 1 フレーム送信する。
- － リンクテストモードに対応。

#### ・KC705 で動作させる際の注意

KC705 は Kintex-7 の-2 のスピードグレードのものが使用されている。このスピードグレードではトランシーバーが 12.5Gbps をサポートしておらず、マージンを期待して動作させている。したがって、マージンの低い個体や、FMC-CXP ドーターカードの特性が悪い時などは、動作しない場合もあることに注意する。

## • ブロック図

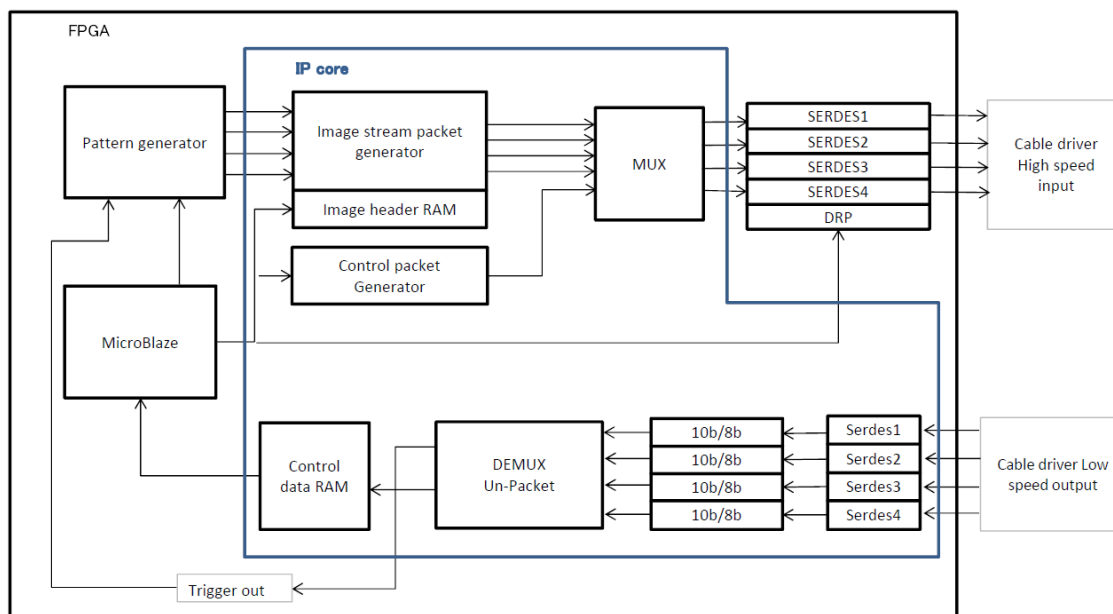


図1 CXP カメラ側 IP コアブロック図

FPGA 内 IP コア外の部分がリファレンスデザインとして提供されている。

・リファレンスデザインレジスタマップ

ここでは、`exp_top.vhd` にてマッピングされているレジスタアドレスについて記述する。各動作詳細は HDL ソースコードを参照のこと。

レジスタ名	アドレス	サイズ (バイト)	R/W	機能説明 ([]は有効ビット)
CXP-IP コア関係				
CXP-IP コアベース アドレス	0x7e208000	0x100 0	R/W	CXP-IP コアのレジスタがマッピングされている。
高速トランシーバー関係				
トランシーバーリセット	0x7e20ff00	4	W	高速トランシーバーをリセットする。後述のレジスタにより速度変更を行った場合は、必ずこのレジスタでリセットを行うこと。 [0] : 1 でリセット。0 でリセット解除。
ロースピードアップ リンククロック選択	0x7e20fe00	4	W	ロースピードアップリンクで使われるクロックを選択する。 [0] : 0 で 125MHz。1 で 250MHz。
DRP ベースアドレス 1	0x7e207000	0x800	W	GTX2_CHAMMEL の DRP ポートへのベースアドレス。このアドレスに DRP レジスタの値を 4 倍した値を加えるとその DRP レジスタへ書き込みができる。
DRP ベースアドレス 2	0x7e207800	0x800	W	GTX_COMMON の DRP ポートへのベースアドレス。このアドレスに DRP レジスタの値を 4 倍した値を加えるとその DRP レジスタへ書き込みができる。
パターン生成回路関係				
ライン長	0x7e209000	4	W	[23:0] : 1 ラインのデータ長さ (ピクセル数×ピクセルあたりのビット数) を 128bit ワード単位で指定する。128bit 未満は 1 とする。
ラインバリッド長	0x7e209010	4	W	[23:0] : <code>image_valid_i</code> のタイミングを設定する。ライン長レジスタより大きい値を設定すること。ラインデータの書き込み終了後、このレジスタの値から、ライン長レジスタの値と、後述のデータイネーブルタイミングレジスタの値を引いた値のクロック数 <code>image_valid_i</code> が H になり、その後 L になる。
フリーランモード	0x7e209020	4	W	[0] : 1 でフリーランニングモード、0 で CXP トリガーモード。CXP トリガーモードの場合は、CXP トリガが来ない限りパターン画像が書き込まれない。

ラインタイミング	0x7e209030	4	W	[23:0]：ラインを書き出す間のタイミングを設定する。ラインバ リッド長レジスタの値より大きい値を設定すること。
ライン数	0x7e209040	4	W	[23:0]：1画面のライン数を指定する。
データイネーブルタ イミング	0x7e209050	4	W	[23:0]：image_valid_i の立ち上がりから、実際データが書き込 まれるまでのタイミングを指定する。
データウェイト	0x7e209060	4	W	データ書き込み時、[15:8]+ [7:0]クロックの間に、[7:0]クロック ウェイトを入れる。
最終データワードイ ネーブル	0x7e209070	4	W	[3:0]：ラインデータがちょうど 128bit ワード境界で終わらない 場合、最後のデータを 32bit ワード単位でイネーブルの指定を する。イネーブルビットは MSB(bit3)からつめること。たとえ ば、最後のデータが 96bit の場合、“1110”を指定する。
ピクセルビット	0x7e209080	4	W	パターンデータの 1 ピクセルあたりのビット数を指定する。 [1:0]：“00”で 8bit モノクロ、“01”で 10bit モノクロ、“10”で 12bit モノクロ、“11”で 16bit モノクロ。(KC705 では“00”以外 無効)
画像送信制御	0x7e209090	4	W	1 を書くと CXP-IP へ画像データの書き込みが行われる。CXP- IP が画像送信可能状態の時 1 にする。送信を停止するときは 0 を書き込む。リセット時 0。

#### ・ CXP カメラレジスタマップ

CXP カメラとして、フレームグラバーから見た時の CXP レジスタマップを示す。  
cyp\_main.c にて実装されている。書き込み可となっているものでも、実際に書き込みが  
できるのはレーン 0 からのアクセスのみで、レーン 1~3 はすべて読み出し専用とな  
る。詳細はリファレンスデザインソースを確認すること。

レジスタ名	アドレス	サイズ	R/W	機能説明
Standard	0x0000	4	R	CoaXpress マジックナンバー 0xC0A79AE5 が読み出される。
Revision	0x0004	4	R	0x00020000(V2.0)が読み出される。
XmlManifestSize	0x0008	4	R	1 が読み出される。
XmlManifestSelect or	0x000c	4	R	0 が読み出される。
XmlVersion	0x0010	4	R	0x00010000 (V1.0.0)が読み出される。
XmlSchemaVersion	0x0014	4	R	0x00010100(V1.1.0)が読み出される。
XmlUrlAddress	0x0018	4	R	0x0000f000 が読み出される。



DeviceVendorName	0x2000	32	R	“DEMAND CREATION”が読み出される。
DeviceModelName	0x2020	32	R	“CXP 4 lane”が読み出される。
DeviceVersion	0x2070	32	R	“V 1.1”が読み出される。
DeviceSerialNumber	0x20b0	16	R	“SN00000001”が読み出される。
DeviceUserID	0x20c0	16	R/W	デフォルト値“01011010”が読み出される。このレジスタに書き込みを行うと書き込んだ値が読み出される。
LinkReset(Connect ionReset)	0x4000	4	W	0x00000001 を書き込むことでリンク速度を 3Gbps に変更し、レーン数を 1 に設定する。
DeviceLinkID(Devi ceConnectionID)	0x4004	4	R	読み出しを行うレーンに応じて、0～3 のレーン番号が読み出される。
MasterHostLinkID (MasterHostConne ctionID)	0x4008	4	R/W	デフォルトでは 0 が読み出される。値を書き込むと、書き込んだ値が読み出される。
ControlPacketData Size	0x400c	4	R/W	コントロールパケットの最大サイズを設定する。コントロールパケットはここで設定された値より小さいサイズで送信される。
StreamPacketData Size	0x4010	4	R/W	ストリームパケットの最大サイズを設定する。デザインによって最大サイズが決まっているので、MicroBlazeC ソースコード参照のこと。ストリームパケットはここで設定された値より小さいサイズで送信される。
LinkConfig(Conne ctionConfig)	0x4014	4	R/W	レーン数およびリンク速度の設定を行う。詳しくは CoaXpress 規格書を参照すること。
LinkConfigDefault( ConnectionConfigR eset)	0x4018	4	R	0x00040048(4 レーン 6Gbps)が読み出される。
WidthAddress	0x3000	4	R	画像 X サイズレジスタアドレス“0x8000”が読みだされる
HeightAddress	0x3004	4	R	画像 Y サイズレジスタアドレス“0x8004”が読みだされる
AcquisitionModeAd dress	0x3008	4	R	画像送信モードレジスタアドレス“0x8008”が読みだされる
AcquisitionStartAd dress	0x300c	4	R	画像送信スタートレジスタアドレス“0x800c”が読みだされる

dress				
AcquisitionStopAddress	0x3010	4	R	画像送信ストップレジスタアドレス“0x8010”が読みだされる
PixelFormatAddresses	0x3014	4	R	画像フォーマットレジスタアドレス“0x8014”が読みだされる
DeviceTapGeometryAddress	0x3018	4	R	タップジオメトリレジスタアドレス“0x8014”が読みだされる
Image1StreamIDAddress	0x301c	4	R	ストリーム 1ID レジスタアドレス“0x8018”が読みだされる
TestMode	0x401c	4	R/W	1 を書き込むとリンクテストモードとなり、0 を書き込むと通常モードとなる。
TestErrorCountSelector	0x4020	4	R/W	テストパケットに関するカウンタのレーンを選択する。
TestErrorCount	0x4024	4	R/W	TestErrorCountSelector で選択されたレーンの、エラーとなったテストパケット数が読み出される。0 を書きこむとリセットされる。(動作未確認)
TestPacketCountTX	0x4028	8	R/W	TestErrorCountSelector で選択されたレーンの、送信したテストパケット数が読み出される。0 を書きこむとリセットされる。
TestPacketCountRX	0x4030	8	R/W	TestErrorCountSelector で選択されたレーンの、受信したテストパケット数が読み出される。0 を書きこむとリセットされる。
HsUpConnection	0x403c	4	R	0 が読み出される。
FeatureControlRegister	0x4040	4	R/W	0 が読み出される。書き込んでも何もおきない。
VersionsSupported	0x4044	4	R	7 が読み出される。
VersionUsed	0x4048	4	R/W	使用する CXP 規格バージョンを指定する。リセット時 0x00010001。

表 1 ブートストラップレジスタ

レジスタ名	アドレス	サイズ	R/W	機能説明
画像 X サイズ	0x8000	4	R/W	画像の X サイズを指定する。16~4096 の範囲内で 16 ごとに指定可能。
画像 Y サイズ	0x8004	4	R/W	画像の Y サイズを指定する。16~4096 の範囲内で 1 ごとに設定可能。

画像送信モード	0x8008	4	R/W	レジスタが用意されているのみで、動作に影響しない。
画像送信スタート	0x800c	4	R/W	なにか書き込むことで、画像送信が開始される。
画像送信ストップ	0x8010	4	R/W	なにか書き込むことで、画像送信が停止する。
画像フォーマット	0x8014	4	R/W	画像フォーマットを変更できる。以下のフォーマットがサポートされている。 0x0101 : Mono8 0x0102 : Mono10 0x0103 : Mono12 0x0105 : Mono16 (KC705 では 0x0101 のみ有効)
タップジオメトリ	0x8018	4	R	タップジオメトリが格納されている。本リファレンスデザインは 1X-1Y のみサポートしているため、0x0000 が読みだされる。
ストリーム IID	0x801c	4	R/W	ストリーム 1 の ID が格納されている。デフォルト 0x01。ここに値を書き込むとその値がストリーム 1 の ID として使用される。
トリガーモード	0x6000	4	R/W	1 を書き込むことでトリガーモードになる。0 を書き込むとフリーランモードになる。
トリガーソース	0x6004	4	R/W	レジスタが用意されているのみで、動作に影響しない。
ソフトウェアトリガ	0x6008	4	R	常に 0 が読みだされる。
露光モード	0x6010	4	R/W	レジスタが用意されているのみで、動作に影響しない。
露光時間	0x6014	4	R/W	レジスタが用意されているのみで、動作に影響しない。
最大露光時間	0x6018	4	R	常に 100 が読みだされる。
フレームレート	0x6020	4	R/W	フレームレートを指定する。実際はライン書き込みごとにウェイトを入れることでレート調整を行っている。また、計算は正確でなく、若干のずれが出る場合がある。
最大フレームレート	0x6024	4	R	最大フレームレート。常に 10000 が読みだされる。
ダミーレジスタ	0x6800	4	R/W	レジスタが用意されているのみで、動作に影響しない。
XMLURL	0xf000	4096	R	"Local: DemandCreation_L4_Rev1_1.zip;10000;10c0?SchemaVersion=1.1.0"が読み出される。
XML データ	0x10000	64k	R	ZIP 圧縮された XML ファイルが格納されている。

表 2 ユーザーレジスタ

ステータス LED	0x7000	4	W	CXP-IP コアのステータス LED 出力を操作する。
-----------	--------	---	---	------------------------------

				<p>[0]：1でPoCXPであることを示す。</p> <p>[1]：1でレーン0にエラーが起きたことを示す。</p> <p>[2]：1でレーン1にエラーが起きたことを示す。</p> <p>[3]：1でレーン2にエラーが起きたことを示す。</p> <p>[4]：1でレーン3にエラーが起きたことを示す。</p> <p>[5]：1でシステムエラーが起きたことを示す。</p> <p>[6]：1でコンプライアンスモード表示にする。</p>
データレート	0x7004	4	W	<p>書き込む画像データの速度を指定する。</p> <p>[15:8]の値を分子、[7:0]を分母とし、ラインのフルレートを100%としてレートを指定する。0を書き込むとフルレートとなる。デフォルトは0。</p>
ライン間ウェイト	0x7008	4	W	<p>書き込む画像データのライン間のウェイトを指定する。ユーザーレジスタのフレームレートを指定した場合は、この値が変更される。</p>
テストデータ	0x7010	4	R	<p>テスト用レジスタ。読みだすたび1インクリメントされたデータが読みだされる。</p>

表3 テスト用レジスタ

#### 4. 動作手順

- ・ 機器のセットアップ

1. KC705 の HPC FMC コネクタに FMC-CXP 基板を装着する。
2. FMC-CXP 基板の HD-BNC コネクタとフレームグラバを同軸ケーブルで接続する。
4. KC705 の USB-JTAG コネクタと USB-UART コネクタを PC に接続。
6. KC705 に AC アダプタを接続し、電源スイッチをオンにする

- ・ PC のセットアップ

1. TeraTerm 等シリアルコンソールソフトでボーレート 115200bps, ストップビット 1, パリティなしで接続。
2. Vivado より SDK を起動する。
3. SDK の Xilinx Tools→Program FPGA をクリックし、bit ファイルとプログラムをボードにダウンロードする。
4. シリアルコンソールにメッセージが出たら起動成功。

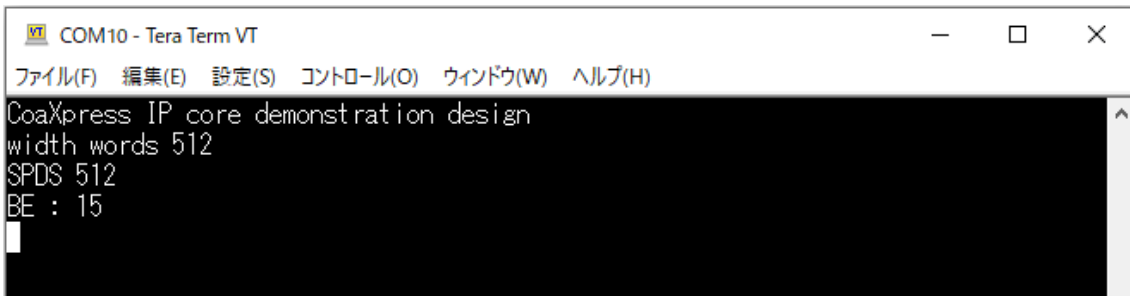


図 2 起動画面

- ・ フレームグラババーの操作
  - APX-3664+TSight@4 レーン動作の場合

以下に、4 レーン出力可能なボードの時の動作確認例を記す。1 レーンで接続している場合は、4 レーンの設定をしているところをすべて1 レーンに変更する。

1. TSight を起動すると、CXP カメラが認識され、右に操作パネルが表示される。画像サイズやピクセルフォーマット等は、CXP カメラにある XML ファイルが読みだされ、自動的に設定されている。

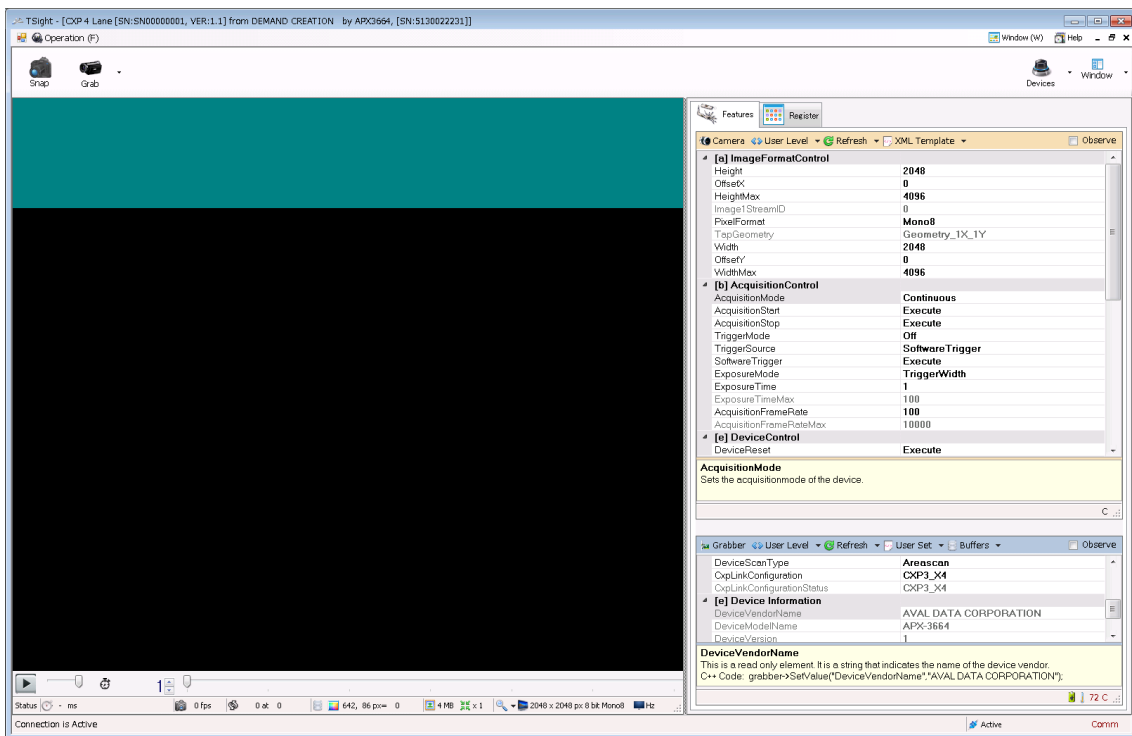


図 3 TSight 起動画面

2. 左上の **Grab** ボタンを押すと、画像の取り込みが開始し、左に流れる画像が表示される。この時のフレームレートは約 **72fps** となっている。

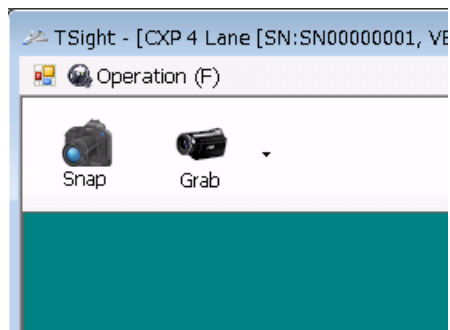


図 4 Grab ボタン

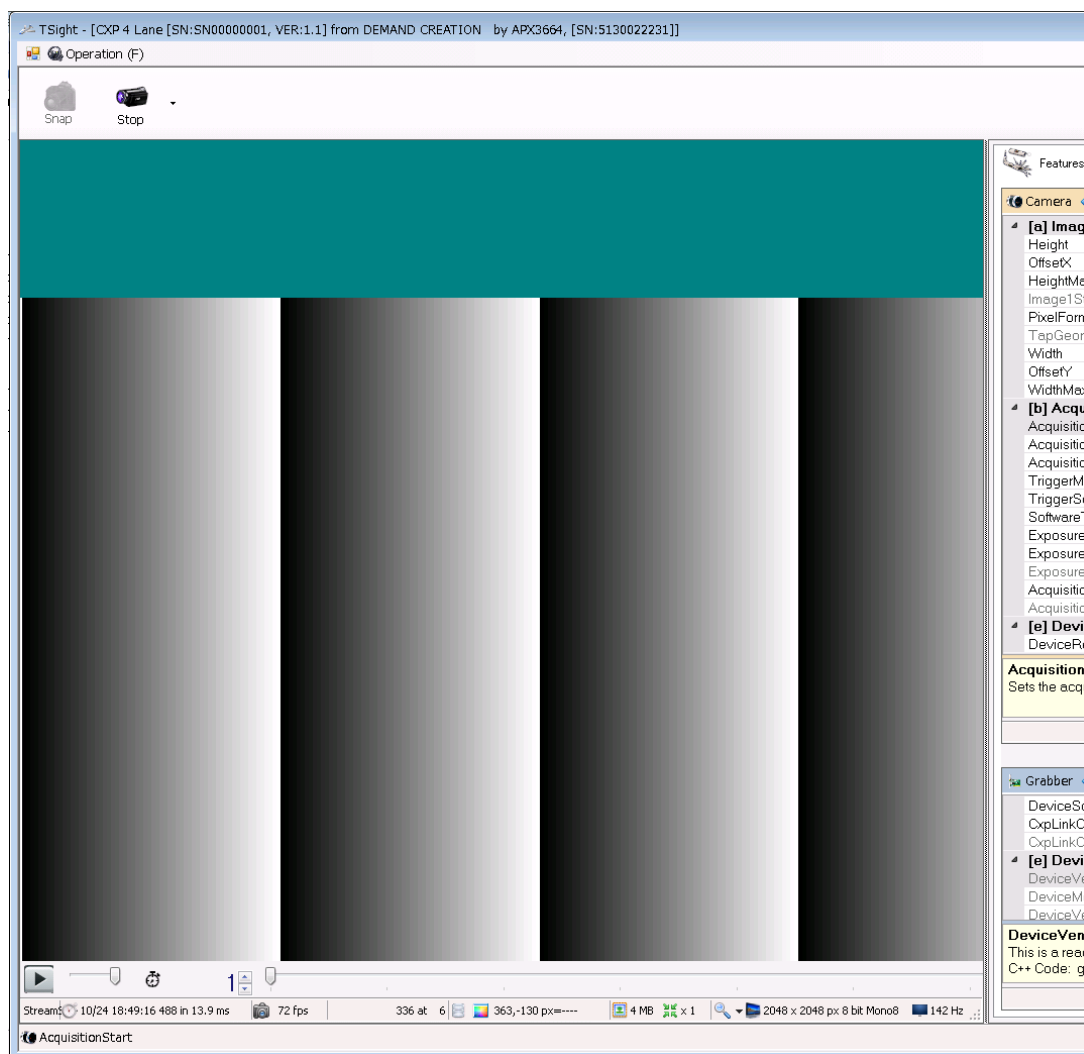


図 5 画像取り込み画面

3. 左上の **Stop** ボタンをクリックし、右の操作パネルよりフレームグラバーのリンク速度を変更する（4 レーンの場合は CXP6\_X4、1 レーンの場合は、CXP\_X1 を選択）。

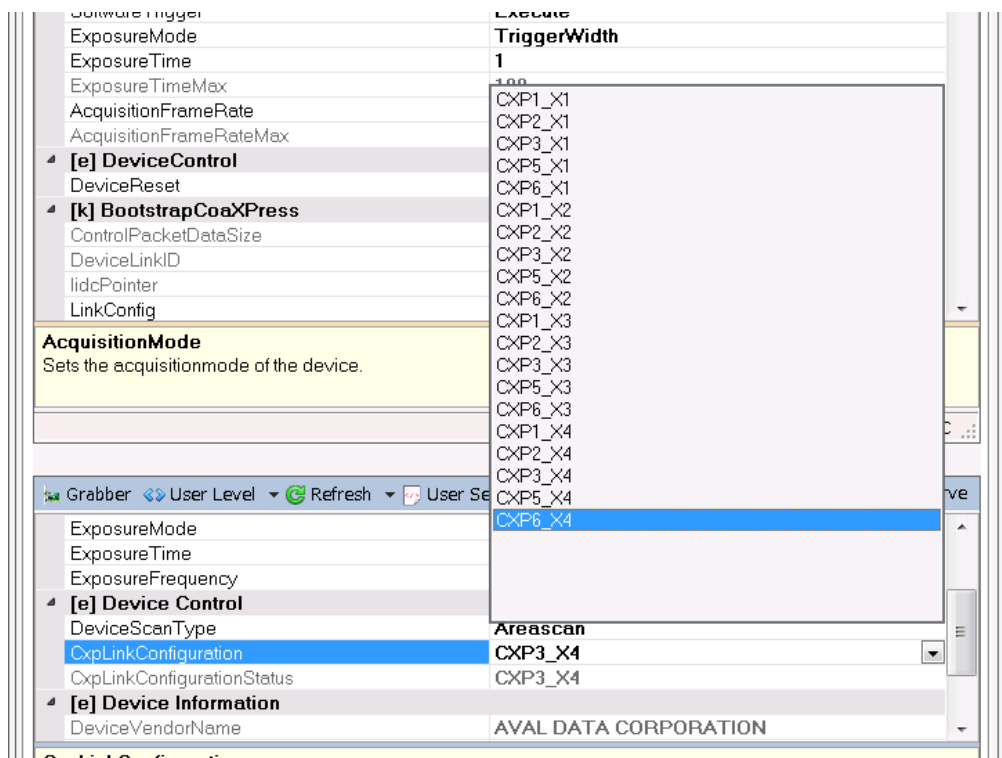


図 6 フレームグラバーリンク速度変更



4. CXP カメラのリンク速度およびレーン数を変更する（4レーンの場合は、LINK4SPEED6250 を選択、1レーンの場合は、LINK1SPEED6250 を選択する）。

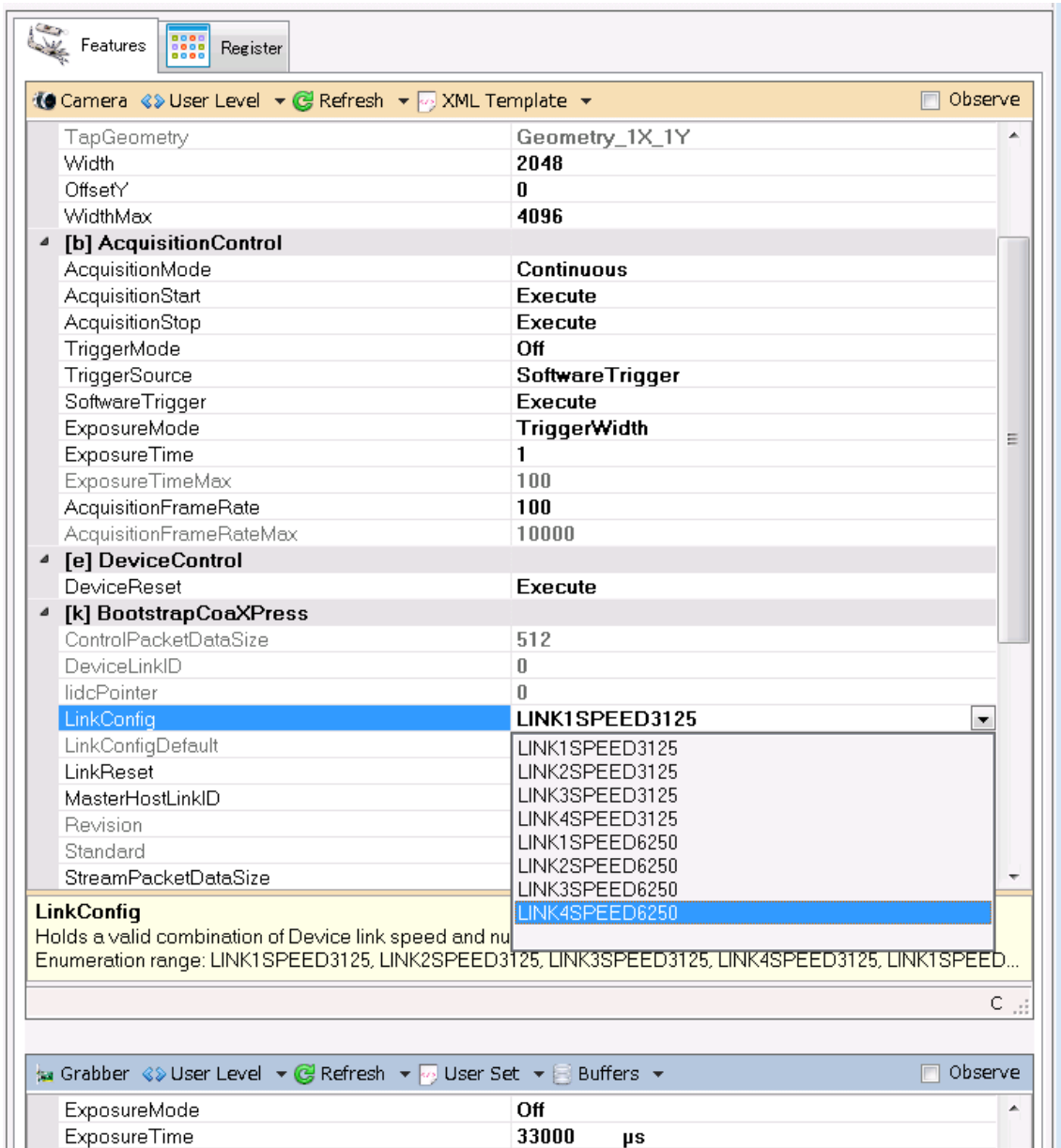


図 7 CXP カメラのリンク速度およびレーン数変更

## 5. フレームレートを変更する。

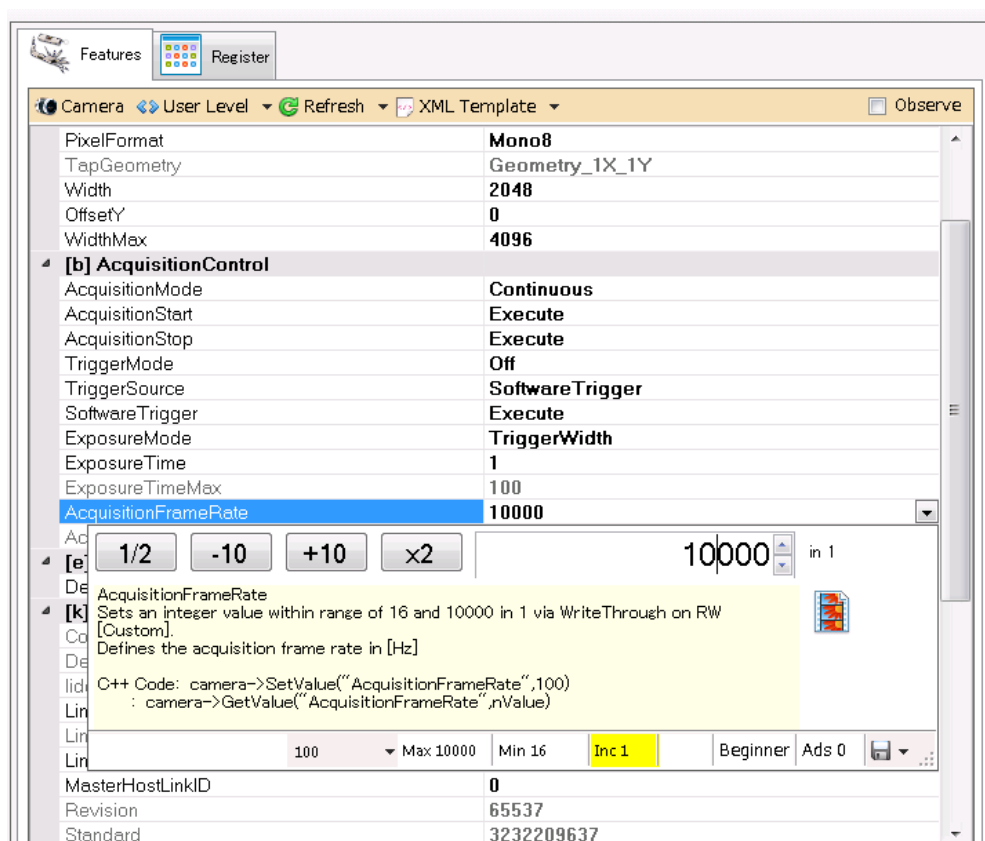


図 8 フレームレートの変更

6. 左上の **Snap** ボタンを押すと、画像取り込みが開始し、画像が表示される。4 レーンの場合のこの時のフレームレートは約 **530fps** になっている。指定したフレームレートに達していないのは、現在のデータ量がリンク速度の上限に達しているためである。最初の動作時に比べ、リンク速度が倍、レーン数が4つになったため、フレームレートが8倍弱となっている。

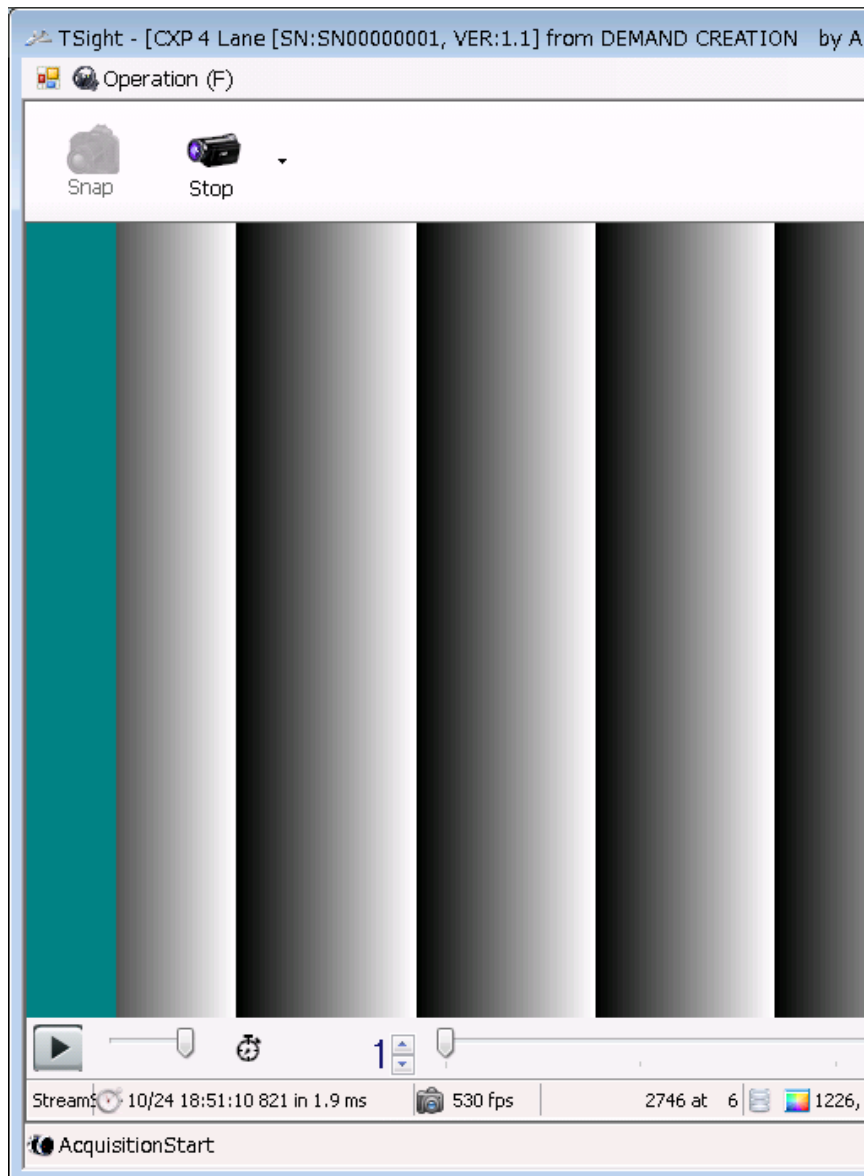


図9 6.25Gbps4レーン時の画像取り込み

7. 左上の Stop ボタンを押し、右の操作パネルで、CXP カメラをトリガーモードにする。

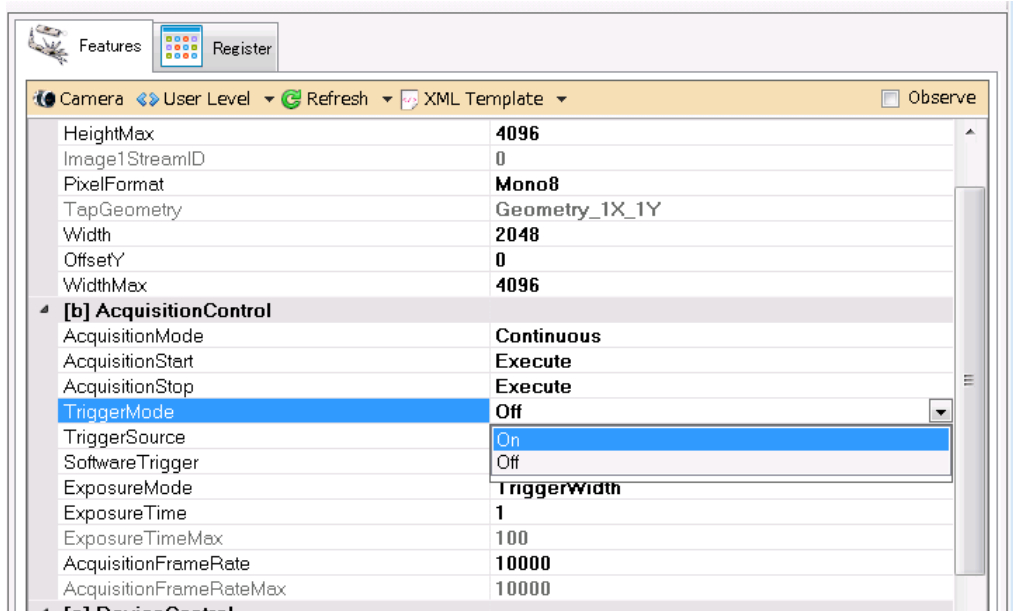


図 10 CXP カメラトリガーモード設定

8. フレームグラバのトリガ出力を Timed モードにし、パルス幅を小さくする。

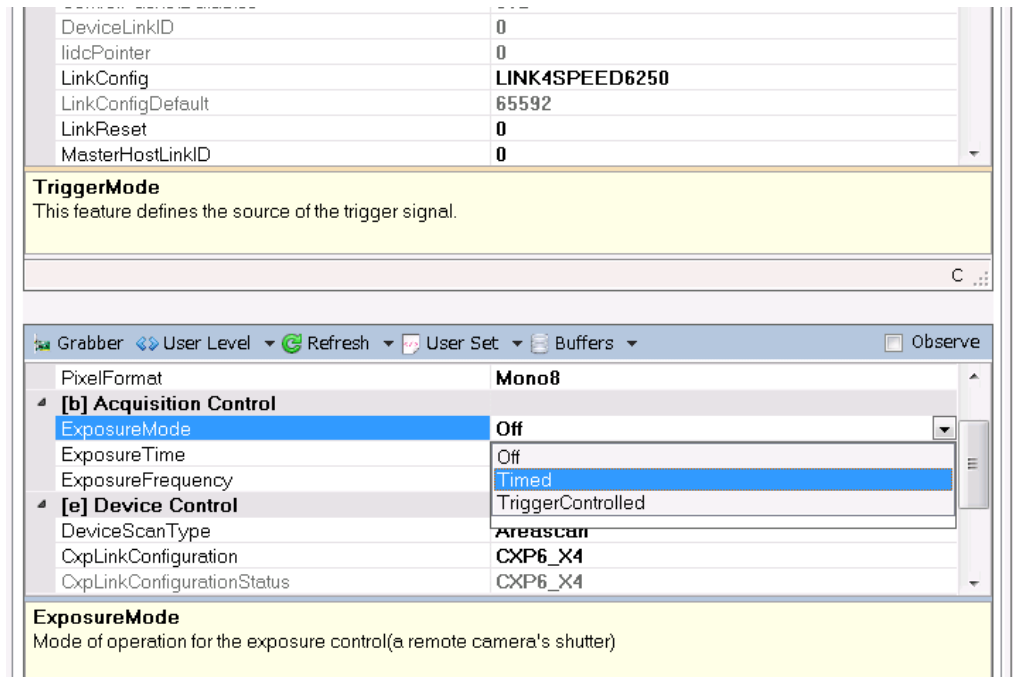


図 14 フレームグラバートリガ出力 Timed モード

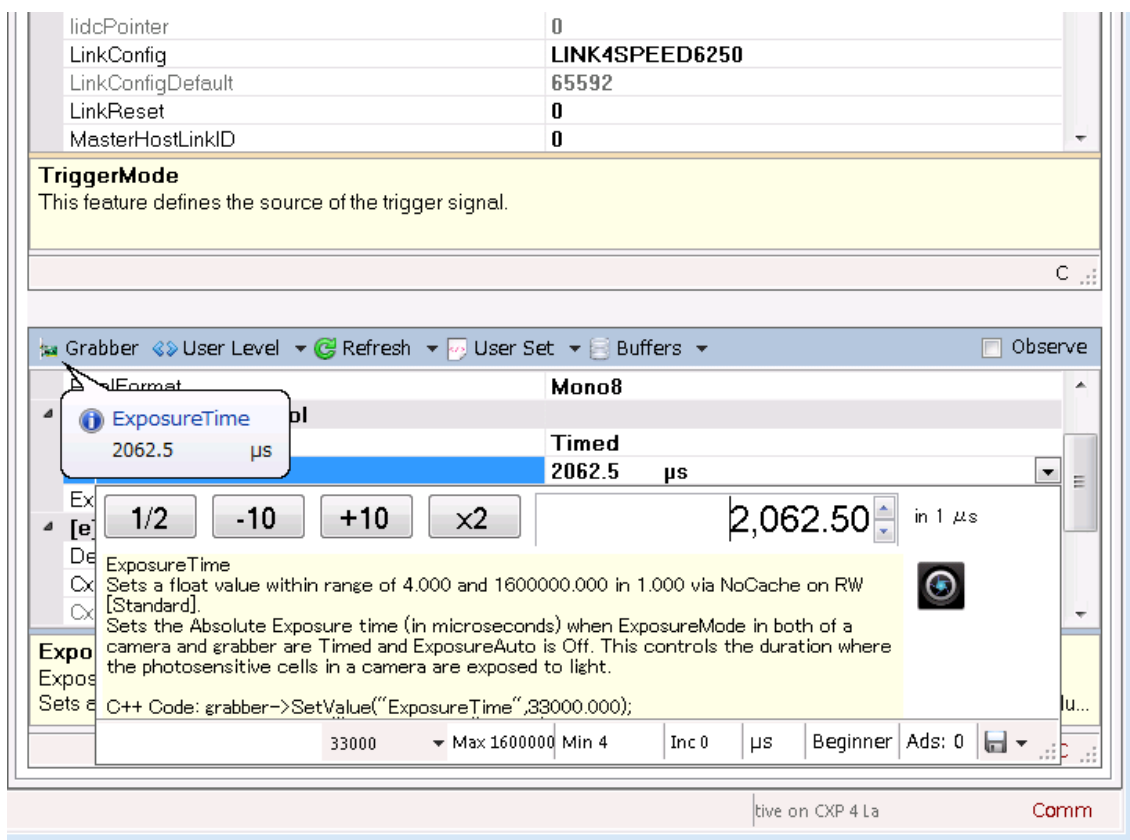


図 11 トリガパルス幅設定

9. 左上の Snap ボタンを押すと、画像取り込みが開始される。フレームグラバーのトリガ出力タイミングが約 60fps のため、画像のフレームレートも 60fps になっている。トリガ出力タイミング（右下の操作パネルの Exposure Frequency）を変えると、フレームレートが変わることが確認できる。

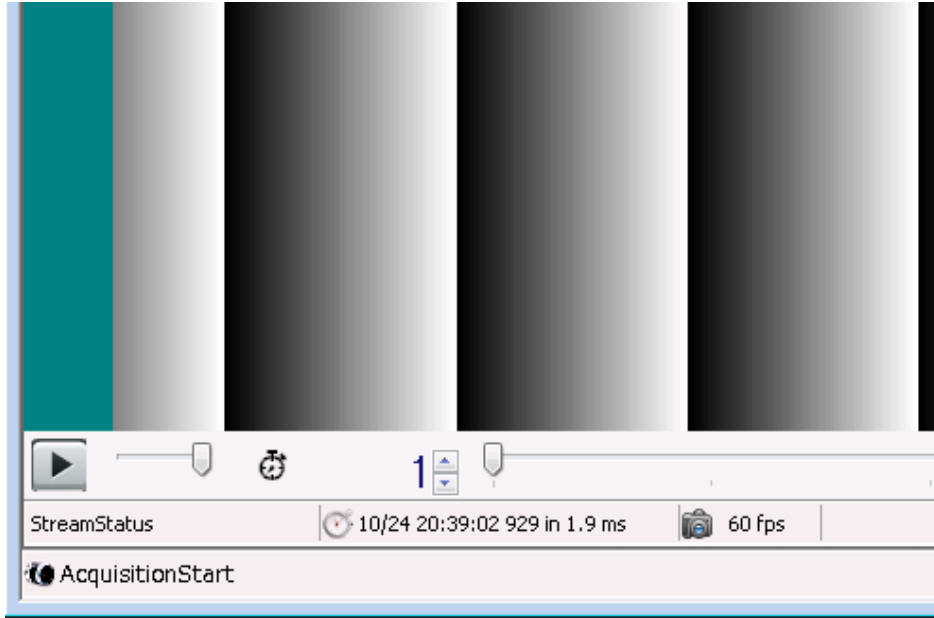


図 12 トリガーモードでの画像取り込み

10. 左上の Stop ボタンを押し、右の操作パネルで CXP カメラのピクセルフォーマットを Mono12 に変更する。

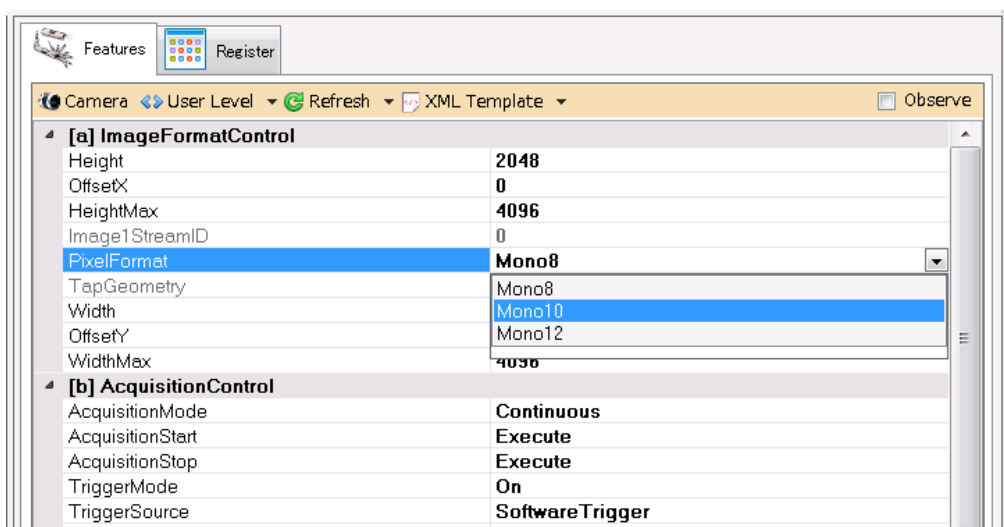


図 13 ピクセルフォーマットの変更

11. 左上の Grab ボタンを押すと、画像が表示されるが、画像が乱れている。

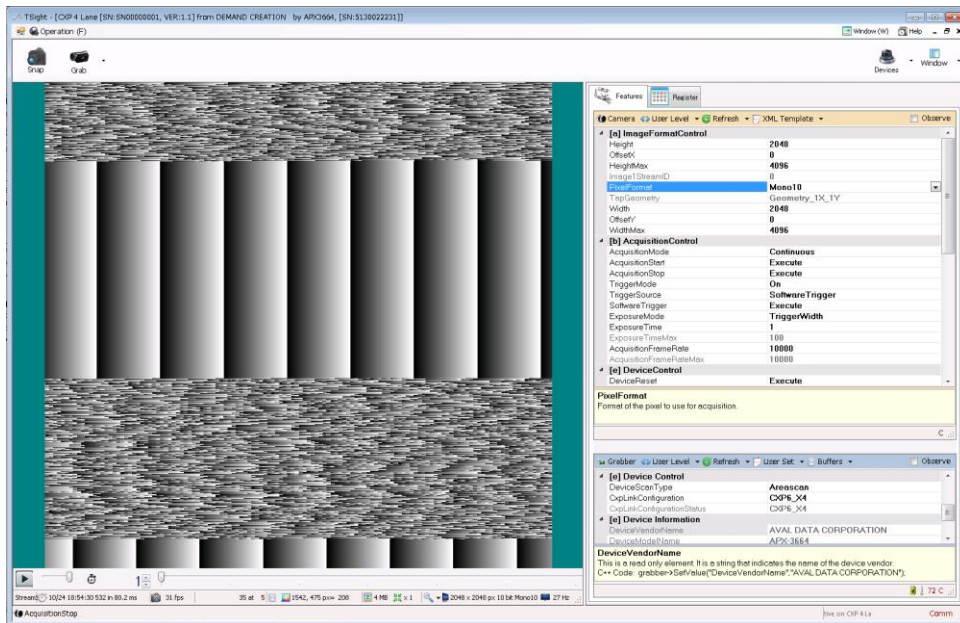


図 14 10bit モード画像表示乱れ

12. Stop を押し、フレームレートを 250 に変更して、Grab を押すと、今度は画像が正しく表示される。

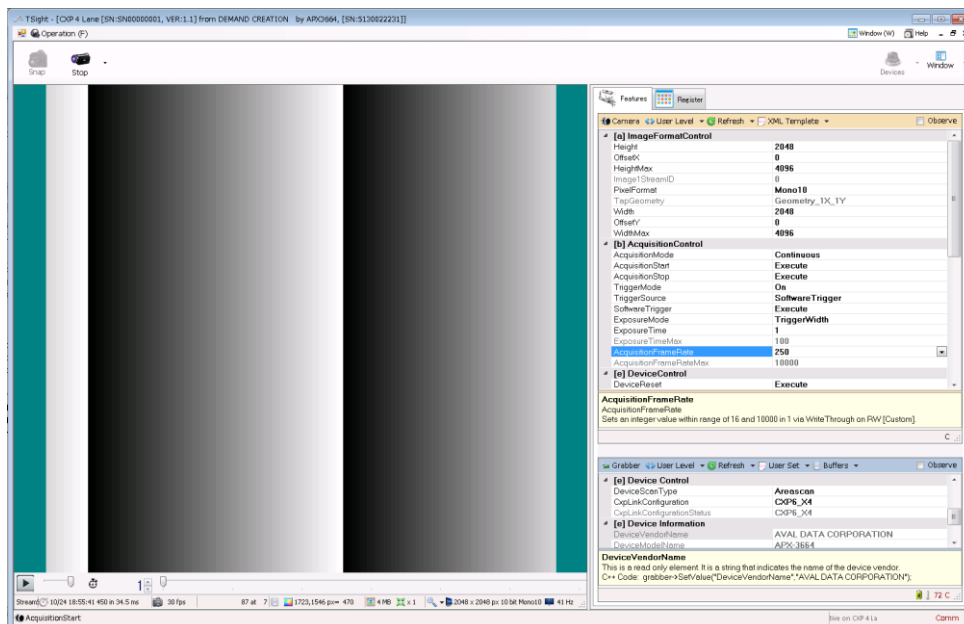


図 15 10bit モード画像画像正常表示

これは、CXP では 10bit の画像は隙間なく詰めて送信できるが、フレームグラバーでは 16bit の領域に格納する必要があるため、帯域が余分に必要になり、帯域が不足したものと思われる。フレームレートを減らすと、ライン間にウェイトが入るため、帯域が足りたものと思われる。

その他、画像サイズ変更の際、フレームグラバーによっては、ピクセルフォーマットによって指定できる画像幅の単位が違う場合がある。たとえば、APX-3662 では、Mono8 は 16 ピクセル単位で指定できるが、Mono10 は 32 ピクセル単位で指定しないと画像が崩れる。また、APX-3664 の場合、Mono10 は 128 ピクセル単位、Mono12 は 64 ピクセル単位での指定が必要になる。



## 5. 参考文献

- ・ CoaXpress 規格書

<http://www.jiia.org/jp/>

- ・ 7 シリーズ GTX トランシーバーユーザーガイド

[http://www.xilinx.com/support/documentation/user\\_guides/j\\_ug476\\_7Series\\_Transceivers.pdf](http://www.xilinx.com/support/documentation/user_guides/j_ug476_7Series_Transceivers.pdf)

### 改訂履歴

日付	バージョン	備考
2013/6/10	V1.0	初版
2013/10/24	V1.1	アバールデータの APX-3664 および TSight に対応。
2013/12/20	V2.1	カメラレジスタマップを変更
2015/10/19	V2.2	Vivado および 16bit mono に対応
2015/10/29	V2.3	CoaXpress v1.1 に対応
2016/11/22	V2.4	CXP カメラ側バージョン V3.0 に対応。
2017/12/26	V2.5	Artix-7 用にファイル構成を修正
2019/1/10	V2.6	CXP カメラ側バージョン V3.1 に対応。画像送信制御レジスタを追加。
2020/11/14	V2.7	CXP カメラ側バージョン V3.2 に対応。KC705 用に変更。
2020/12/8	V3.3	CXP カメラ側バージョン V3.3 に対応。